

تعداد سوالات: تستی: ۳۰ تشریحی: ۶

پیام نور

دانشجویان

خبرگزاری

زمان آزمون (دقیقه): تستی: ۷۰ تشریحی: ۷۵

(۱۱۱۵۱۴)

PNUNA.COM

PNU News Agency

مدیریت اجرایی ۱۱۱۵۱۹۱

مجاز است.

نام درس: معماری کامپیوتر

رشته تحصیلی / کد درس: نرم افزار (ستی) - جبرانی ارشد ۰۲

فناوری اطلاعات (ستی) - تجميع (۱۱۱۵۱۴۳) - علوم

استفاده از:

کد سری سؤال: یک (۱)

امام خمینی (ره): این محرم و صفر است که اسلام را زنده نگه داشته است.

۱. ریز عمل‌های منطقی برای دستکاری بیت‌های یک ثبات (فرضاً A) با استفاده از یک ثبات دیگر (فرضاً B) که به آن عملوند منطقی گفته می‌شود، بکار می‌رود. با این توصیف عمل نشانیدن انتخابی و پاک کردن انتخابی را به ترتیب با کدام ریز عمل‌ها می‌توان توصیف کرد؟

الف. $A = A \wedge B$, $A = A \vee B$

ب. $A = \bar{A} \wedge B$, $A = A \vee B$

ج. $A = A \text{ XOR } B$, $A = A \vee \bar{B}$

د. $A = A \vee B$, $A = A \vee \bar{B}$

۲. با ۴ عدد نیم جمع‌کننده (HA) چه عملیاتی را می‌توان انجام داد؟ فرض کنید ورودی‌ها A و B و خروجی S باشد و همگی بی‌تی باشند.

الف. $D=A-1$, $D=A+1$, $D=A$

ب. $D=A.B$, $D=A+B$

ج. $D=A+1$, $D=A$

د. $D=A+B+1$, $D=A+B$

۳. کدام عبارت در مورد عمل شیفت درست است؟ فرض کنید عدد n بی‌تی و به صورت زیر باشد:

R_{n-1}	R_{n-2}	...	R_0
-----------	-----------	-----	-------

الف. شیفت حسابی به راست عدد را در دو ضرب می‌کند.

ب. در شیفت منطقی علامت عدد تغییر نمی‌کند.

ج. در شیفت حسابی به چپ همیشه بیت R_{n-2} در R_{n-1} کپی می‌شود.

د. در شیفت حسابی به چپ هیچگاه سمت چپ‌ترین بیت تغییر نمی‌کند.

۴. برای تبدیل عدد هشت بی‌تی از $A = 11011001$ به $A = 11111101$ مقدار B و ریز عمل انجام شده چه باید باشد؟

الف. $B = 00000011$ و عمل پوشش یا ماسک

ب. $B = 11111100$ و نشانیدن انتخابی

ج. $B = 11011011$ و عمل متمم‌سازی انتخابی

د. $B = 11111100$ و عمل پوشش یا ماسک

۵. برای انجام محاسبات و اجرای توابع کدام مجموعه دستورات کافی هستند؟

۱. دستورات حسابی منطقی شیفت

۲. دستورات تبادل اطلاعات با حافظه و ثابت‌ها

۳. دستورات ورودی و خروجی

۴. دستورات کنترل و چک وضعیت

الف. فقط ۱

ب. ۱ و ۲

ج. ۱ و ۲ و ۳

د. ۱ و ۲ و ۳ و ۴

۶. در یک کامپیوتر پایه با ۱۶ KB حافظه و ۷ عدد دستور حافظه‌ای با آدرس‌دهی (مستقیم یا غیرمستقیم) و ۱۸ عدد دستور ثباتی و ورودی خروجی، قالب دستورالعمل حداقل چند بی‌تی است؟

الف. ۱۶

ب. ۱۷

ج. ۱۸

د. ۲۵

تعداد سوالات: تستی: ۳۰ تشریحی: ۶

پیام نور

دانشجویان
خبرگزاری

زمان آزمون (دقیقه): تستی: ۷۰ تشریحی: ۷۵

(۱۱۱۵۱۴)

مدیریت اجرایی ۱۱۱۵۱۹۱

PNUNA.COM
PNU News Agency

مجاز است.

نام درس: معماری کامپیوتر

رشته تحصیلی / کد درس: نرم افزار (ستی - جبراتی ارشد ۰۲)

فناوری اطلاعات (ستی - تجميع ۱۱۱۵۱۴۳) - علوم

استفاده از:

کد سری سؤال: یک (۱)

۷. در مورد پرچم‌های ورودی و خروجی FGI و FGO کدام گزینه غلط است؟

الف. FGI برای همزمان کردن سرعت جریان اطلاعات بین وسیله ورودی و کامپیوتر لازم است.

ب. وقتی چاپگر اطلاعاتی را چاپ می‌کند FGO را یک می‌کند.

ج. $FGI=1$ یعنی اطلاعات موجود در INPR معتبر است.

د. $FGI=0$ یعنی صفحه کلید اطلاعات جدیدی را در ثبات INPR نوشته است.

۸. ترتیب انجام عملیات زیر در سیکل وقفه کدام است؟ (ترتیب جواب‌ها از راست به چپ)

۱. انشعاب به خانه 1 و $1 \leftarrow PC$

۲. $R=0$, $IEN \leftarrow 0$

۳. ذخیره آدرس بازگشت در مکان 0 ($M[0] \leftarrow PC$)

د. ۲، ۳، ۱

ج. ۲، ۱، ۳

ب. ۳، ۲، ۱

الف. ۳، ۱، ۲

۹. می‌دانیم که سیکل دستور در کامپیوتر پایه شامل ۴ فاز است، کدام فاز در برخی دستورات قابل حذف و یا ادغام در فازهای

دیگر است؟

الف. برداشت یک دستور از حافظه

ب. دیکد کردن دستور

ج. خواندن آدرس موثر

د. اجرای دستورالعمل

۱۰. فرض کنید فاز برداشت و دیکد دستورات زیر انجام شده است با فرض آدرس‌دهی مستقیم کدام دستور برای ادامه عملکرد

خود نیازی به مراجعه مجدد به حافظه ندارد؟

د. BSA

ج. AND

ب. ISZ

الف. BUN

۱۱. دو نوع سازمان کنترل عمده وجود دارد، کنترل سخت‌افزاری و کنترل ریز برنامه‌نویسی در این مورد کدام گزینه صحیح

است؟

الف. کنترل ریز برنامه‌نویسی سرعت بالاتری را ارائه می‌دهد.

ب. در کنترل ریز برنامه‌نویسی بدون تغییر مدارات و سیم‌بندی می‌توان عملکرد CPU را تغییر داد.

ج. در کنترل سخت‌افزاری تغییر عملکرد CPU به راحتی انجام می‌شود.

د. حافظه کنترل جزء اساسی در کنترل سخت‌افزاری است.

۱۲. در سازمان کنترل ریز برنامه‌نویسی شده (شکل روبرو) کدام یک از قسمت‌های زیر می‌تواند حذف شود و در چه صورت

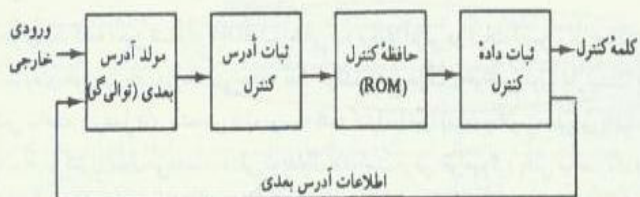
این اتفاق می‌افتد؟

الف. ثبات داده کنترل در صورت استفاده از پالس ساعت تک فاز

ب. ثبات آدرس کنترل در صورت استفاده از پالس ساعت تک فاز

ج. ثبات داده کنترل در صورت استفاده از پالس ساعت دو فاز

د. ثبات آدرس کنترل در صورت استفاده از پالس ساعت دو فاز



تعداد سوالات: تستی: ۳۰ تشریحی: ۶

پیام نور

نام درس: معماری کامپیوتر

زمان آزمون (دقیقه): تستی: ۷۰ تشریحی: ۷۵

(۱۱۱۵۱۴)

دانشجویان
خبرگزاری

رشته تحصیلی / کد درس: نرم افزار (ستی - جبراتی ارشد ۰۲)

۱۱۱۵۱۹۱ - مدیریت اجرایی

PNUNA.COM
PNU News Agency

فناوری اطلاعات (ستی - تجميع ۱۱۱۵۱۴۳) - علوم

مجاز است.

استفاده از:

کد سری سؤال: یک (۱)

۱۳. اگر در کامپیوتری قالب نگاشت دستورالعمل به صورت 000XX0000 باشد تعداد کل دستورالعملها ، حداکثر حافظه

کنترل و حداکثر تعداد دستورات هر روال زیربرنامه به ترتیب چقدر است ؟

الف. ۱۶ و ۵۱۲ و ۴ ب. ۴ و ۶۴ و ۱۶ ج. ۴ و ۵۱۲ و ۱۶ د. ۱۶ و ۶۴ و ۴

۱۴. کامپیوتری دارای ۳۲ ثبات، یک ALU با ۱۶ عمل و یک شیفت دهنده با ۸ عمل می باشد که به یک گذرگاه مشترک وصل

هستند. کلمه کنترل ریز عملها دارای چند بیت می باشد ؟

الف. ۷ بیت ب. ۱۲ بیت ج. ۱۷ بیت د. ۲۲ بیت

۱۵. در کامپیوترهای سازمان یافته با پشته :

الف. تمام دستورات صفر آدرسه اند .

ب. فقط دستورات POP , Push صفر آدرسه اند.

ج. فقط دستورات محاسباتی صفر آدرسه اند.

د. دستورات محاسباتی و دستورات POP , Push صفر آدرسه اند.

۱۶. کدام گزینه، جزو دلایل استفاده کامپیوترها از روشهای آدرس دهی مختلف نمی باشد ؟

الف. امکان اندیس دهی داده ها و تغییر مکان در برنامه را می دهند .

ب. امکان استفاده از اشاره گر و شمارنده در برنامه را می دهند .

ج. امکان استفاده از حافظه بیشتر را فراهم می کنند .

د. تعداد بیت های قالب دستورالعمل را کاهش می دهند .

۱۷. کدام روش آدرس دهی از فرمول زیر برای محاسبه آدرس موثر استفاده می کند؟

آدرس موثر = بخش آدرس دستور + محتوای ثبات در CPU

الف. غیر مستقیم ب. ضمنی ج. نسبی د. غیر مستقیم ثباتی

۱۸. پس از تفریق دو عدد علامت دار A,B به صورت (A,B) بیت های وضعیت به صورت زیر است :

(S=1 و V=0 و C=1 و Z=0) چه نتیجه ای می توان گرفت ؟

الف. A<B ب. A>B ج. A≥B د. یکی از دو عدد A یا B منفی اند

۱۹. می دانیم که کامپیوترهای پر دستور برای پردازش دستورات نیاز به ۶ مرحله دارند . برای ایجاد خط لوله چهار مرحله ای

باید دو مرحله از این مراحل حذف و یا ادغام شوند . این دو مرحله کدامند؟

الف. مرحله دیکد دستور و مرحله برداشت عملوند از حافظه

ب. مرحله محاسبه آدرس موثر و مرحله ذخیره نتایج

ج. مرحله محاسبه آدرس موثر و مرحله برداشت عملوند از حافظه

د. مرحله برداشت عملوند از حافظه و مرحله ذخیره نتایج

تعداد سوالات: تستی: ۳۰ تشریحی: ۶

پیام نور

نام درس: معماری کامپیوتر

زمان آزمون (دقیقه): تستی: ۷۰ تشریحی: ۷۵

(۱۱۱۵۱۴)

دانشجویان خبرگزاری

رشته تحصیلی / کد درس: نرم افزار (ستى - جبرائى ارشد ۰۲

۱۱۱۵۱۹۱ - مدیریت اجرایی

PNUNA.COM
PNU News Agency

فناوری اطلاعات (ستى - تجميع ۱۱۱۵۱۴۳) - علوم

مجاز است.

استفاده از:

کد سری سؤال: یک (۱)

۲۰. در سیستم‌های خط لوله‌ای و پردازش برداری در حافظه‌های ماژولی (برگی شده) زمان موثر سیکل حافظه چقدر کاهش می‌یابد؟

الف. متناسب با تعداد قطعات خط لوله

ب. متناسب با تعداد قطعات خط لوله و تعداد ماژول‌ها

ج. متناسب با تعداد ماژول‌های حافظه

د. متناسب با تعداد گذرگاه‌های مشترک

۲۱. کدام یک از موارد زیر جزو بخش‌های مختلف الگوریتم تقسیم ممیز شناور نمی‌باشد؟

الف. چک کردن برای وجود صفر

ب. هم ردیف کردن مقسوم

ج. مقداردهی اولیه به ثبات‌ها

د. نرمالیزه کردن حاصل

۲۲. روش اصلاح فروریز در عمل تفریق ممیز شناور چگونه است؟

الف. شیفت ماننسیس به چپ و افزایش نما

ب. شیفت ماننسیس به راست و افزایش نما

ج. شیفت ماننسیس به چپ و کاهش نما

د. شیفت ماننسیس به راست و کاهش نما

۲۳. در ضرب دو عدد $(10010) \times (11001)$ با استفاده از روش ضرب بوت، پس از سه مرحله مقدار موجود در (AC.QR) چقدر است؟

فرض کنید $n=5$ باشد، و مضروب (11001) در BR و مضروب فیه (10010) در QR قرار دارد.

الف. 0111001010 ب. 111001010 ج. 0001110100 د. 0000111010

۲۴. کدام یک از مزایای استفاده از نماهای بایاس شده در عملیات ممیز شناور نمی‌باشد؟

الف. جلوگیری از ایجاد فروریز یا سرریز در محاسبه نماها

ب. امکان استفاده از مقایسه‌گر بجای تفریق‌کننده در محاسبه نماها

ج. مقایسه نماها بدون توجه به علامت آنها امکان‌پذیر است.

د. روش نمایش عدد صفر را اصلاح می‌کند.

۲۵. روی یک خط 1800.Baud با هر یک از روش‌های زیر به ترتیب چند کاراکتر در هر ثانیه ارسال می‌شود؟ (کد کاراکترها را هشت بیتی فرض کنید).

روش اول: ارسال سری همگام (همزمان)

روش دوم: ارسال سری غیر همگام (با دو بیت توقف)

روش سوم: ارسال سری غیر همگام (با یک بیت توقف)

الف. ۲۲۵ و ۱۶۴ و ۱۸۰

ب. ۲۰۰ و ۱۵۰ و ۱۶۴

ج. ۲۲۵ و ۱۸۰ و ۲۰۰

د. ۲۰۰ و ۱۸۰ و ۲۰۰

تعداد سوالات: تستی: ۳۰ تشریحی: ۶

پیام نور

دانشجویان

زمان آزمون (دقیقه): تستی: ۷۰ تشریحی: ۷۵

(۱۱۱۵۱۴)

PNUNA.COM
PNU News Agency

۱۱۱۵۱۹۱ - مدیریت اجرایی

مجاز است.

نام درس: معماری کامپیوتر

رشته تحصیلی / کد درس: نرم افزار (ستى - جبرائى ارشد ۰۲)

فناوری اطلاعات (ستى - تجميع ۱۱۱۵۱۴۳) - علوم

استفاده از:

کد سری سؤال: یک (۱)

۲۶. هنگام ارتباط با وسایل ورودی خروجی، مزیت اصلی استفاده از انتقال داده به کمک وقفه در برابر انتقال تحت کنترل برنامه بدون استفاده از وقفه چیست؟

الف. امکان سرویس دهی به تعداد بیشتری وسیله I/O

ب. به سخت افزار ساده تری نیاز دارد

ج. امکان ارتباط مستقیم وسیله I/O با حافظه بدون گرفتن وقت CPU

د. امکان استفاده بیشتر از توانایی های CPU

۲۷. در روش دستیابی مستقیم به حافظه (DMA) در حین انتقال اطلاعات از I/O به حافظه، CPU در چه وضعیتی قرار دارد؟

الف. به کار عادی خود ادامه می دهد.

ب. آدرس های مورد نیاز را فراهم می کند و بر عملیات نظارت دارد.

ج. بیکار است و هیچ کنترلی بر گذرگاه ها ندارد.

د. به وقفه مربوط به وسیله I/O رسیدگی می کند.

۲۸. کدام گزینه در مورد "فضای آدرس" و "فضای حافظه" در بحث حافظه های مجازی درست است؟

الف. "فضای آدرس" مجموعه آدرس های تولید شده توسط برنامه می باشد.

ب. "فضای آدرس" به مجموعه آدرس های حافظه اصلی می گویند.

ج. "فضای حافظه" به مجموعه آدرس های حافظه کمکی اشاره می کند.

د. "فضای حافظه" ممکن است بزرگتر از "فضای آدرس" باشد.

۲۹. سیاست LRU در جایگزینی صفحات در حافظه مجازی کدام صفحه را برای حذف از حافظه اصلی انتخاب می کند؟

الف. قدیمی ترین صفحه بار شده در حافظه

ب. صفحه ای که کمترین ارجاع CPU به آن انجام شده است.

ج. قدیمی ترین صفحه مورد استفاده توسط CPU

د. صفحه ای که شماره آن در بالای پشتی مربوط به شماره صفحات قرار دارد.

۳۰. یک سیستم دیسک مغناطیسی دارای پارامترهای زیر است:

T_s : زمان متوسط لازم برای قرار گرفتن هد مغناطیسی روی یک شیار

R : سرعت چرخش دیسک بر حسب دور بر ثانیه

N_t : تعداد بیت ها در شیار

N_s : تعداد بیت ها در قطاع

زمان متوسط T_a که برای خواندن یک قطاع لازم است چقدر می باشد؟

$$T_a = T_s + \frac{1}{2R} + \frac{NS}{N_t} \times \frac{1}{R} \quad \text{ب.}$$

$$T_a = T_s + \frac{1}{2R} + \frac{NS}{N_t} \quad \text{الف.}$$

$$T_a = T_s + \frac{NS}{N_t} \times \frac{1}{2R} \quad \text{د.}$$

$$T_a = T_s + \frac{NS}{N_t} \times \frac{1}{R} \quad \text{ج.}$$

تعداد سوالات: تستى: ۳۰ تشریحى: ۶

پیام نور

زمان آزمون (دقیقه): تستى: ۷۰ تشریحى: ۷۵

(۱۱۱۵۱۴)

دانشجویان خبرگزاری

۱۱۱۵۱۹۱ - مدیریت اجرایی

PNUNA.COM
PNU News Agency

مجاز است.

نام درس: معماری کامپیوتر

رشته تحصیلی / کد درس: نرم افزار (ستى - جبرائى ارشد ۰۲)

فناوری اطلاعات (ستى - تجميع ۱۱۱۵۱۴۳) - علوم

استفاده از:

کد سری سؤال: یک (۱)

سوالات تشریحی

هر سوال ۱ نمره دارد.

۱. با توجه به جدول شماره یک مدار گیتی لازم برای ورودی‌های LD, INC, CLR از ثبات PC را بدست آورید.

۲. برنامه لازم برای انجام عمل محاسباتی $X = A + B * (C + D)$ را در حالات زیر بنویسید، فرض کنید X, D, C, B, A خانه‌های حافظه هستند.

ب. با دستورات صفر آدرسه (با کمک پشته)

الف. با دستورات یک آدرسه

۳. بلاک دیاگرام مربوط به جمع BCD (دهدی) را به سه روش «جمع موازی»، «جمع رقم سری - بیت موازی» و «جمع تمام سری» برای دو عدد BCD سه رقمی رسم نمایید.

۴. الف. پردازنده ورودی و خروجی (IOP) را توضیح داده و تفاوت‌های آن را با روش دستیابی مستقیم به حافظه (DMA) بیان نمایید.

ب. بلاک دیاگرام نحوه ارتباط IOP با CPU و حافظه و وسایل جانبی را رسم نمایید.

۵. فرض کنید می‌خواهیم در کامپیوتری از دو حافظه RAM (۱۲۸×۸) و یک حافظه ROM (۲۵۶×۸) استفاده کنیم، همچنین فرض نمایید که هر تراشه RAM دارای چهار سیگنال انتخاب (CS₂, CS₁, WR, RD) می‌باشد. با رسم یک شکل نحوه اتصال خطوط آدرس و داده و کنترل (WR, RD) از CPU به این حافظه‌ها را رسم نمایید.

۶. روش نگاشت مستقیم را در حافظه کش (نهان) با ذکر مثال توضیح دهید.

تعداد سوالات: تستى: ۳۰ تشریحى: ۶

پیام نور

نام درس: معماری کامپیوتر

زمان آزمون (دقیقه): تستى: ۷۰ تشریحى: ۷۵

(۱۱۱۵۱۴)

دانشجویان
خبرگزاری

رشته تحصیلی / کد درس: نرم افزار (ستى) - جبرائى ارشد ۰۲

(۱۱۱۹) - مدیریت اجراى ۱۱۱۵۱۹۱

PNUNA.COM
PNU News Agency

فناورى اطلاعات (ستى) - تجميع (۱۱۱۵۱۴۳) - علوم

مجاز است.

استفاده از:

کد سرى سؤال: یک (۱)

جدول یک: توابع کنترل و اعمال جزئی کامپیوتر پایه

برداشت	$R'T_0:$	$AR \leftarrow PC$
	$R'T_1:$	$IR \leftarrow M[AR], PC \leftarrow PC + 1$
دیكد	$R'T_2:$	$D_0, \dots, D_7 \leftarrow \text{Decode } IR(12-14),$ $AR \leftarrow IR(0-11), I \leftarrow IR(15)$
غیر مستقیم وقه:	$D_7IT_3:$	$AR \leftarrow M[AR]$
	$T_7T_1T_3(IEN)(FGI + FGO):$	$R \leftarrow 1$
	$RT_0:$	$AR \leftarrow 0, TR \leftarrow PC$
	$RT_1:$	$M[AR] \leftarrow TR, PC \leftarrow 0$
	$RT_2:$	$PC \leftarrow PC + 1, IEN \leftarrow 0, R \leftarrow 0, SC \leftarrow 0$
حافظه‌ای:		
AND	$D_0T_4:$	$DR \leftarrow M[AR]$
	$D_0T_5:$	$AC \leftarrow AC \wedge DR, SC \leftarrow 0$
ADD	$D_1T_4:$	$DR \leftarrow M[AR]$
	$D_1T_5:$	$AC \leftarrow AC + DR, E \leftarrow C_{out}, SC \leftarrow 0$
LDA	$D_2T_4:$	$DR \leftarrow M[AR]$
	$D_2T_5:$	$AC \leftarrow DR, SC \leftarrow 0$
STA	$D_3T_4:$	$M[AR] \leftarrow AC, SC \leftarrow 0$
BUN	$D_4T_4:$	$PC \leftarrow AR, SC \leftarrow 0$
BSA	$D_3T_4:$	$M[AR] \leftarrow PC, AR \leftarrow AR + 1$
	$D_3T_5:$	$PC \leftarrow AR, SC \leftarrow 0$
ISZ	$D_6T_4:$	$DR \leftarrow M[AR]$
	$D_6T_5:$	$DR \leftarrow DR + 1$
	$D_6T_6:$	$M[AR] \leftarrow DR, \text{ if } (DR = 0) \text{ then } (PC \leftarrow PC + 1) \quad SC \leftarrow 0$
ثباتی:		
	$D_7I'T_3 = r$	(مشترک در همه دستورالعمل‌های ثباتی)
	$IR(i) = B_i$	($i = 0, 1, 2, \dots, 11$)
	$r:$	$SC \leftarrow 0$
CLA	$rB_{11}:$	$AC \leftarrow 0$
CLE	$rB_{10}:$	$E \leftarrow 0$
CMA	$rB_9:$	$AC \leftarrow \overline{AC}$
CME	$rB_8:$	$E \leftarrow \overline{E}$
CIR	$rB_7:$	$AC \leftarrow \text{shr } AC, AC(15) \leftarrow E, E \leftarrow AC(0)$
CIL	$rB_6:$	$AC \leftarrow \text{shl } AC, AC(0) \leftarrow E, E \leftarrow AC(15)$
INC	$rB_5:$	$AC \leftarrow AC + 1$
SPA	$rB_4:$	If $(AC(15) = 0)$ then $(PC \leftarrow PC + 1)$
SNA	$rB_3:$	If $(AC(15) = 1)$ then $(PC \leftarrow PC + 1)$
SZA	$rB_2:$	If $(AC = 0)$ then $PC \leftarrow PC + 1$
SZE	$rB_1:$	If $(E = 0)$ then $(PC \leftarrow PC + 1)$
HLT	$rB_0:$	$S \leftarrow 0$
ورودی - خروجی:		
	$D_7IT_3 = p$	(مشترک در همه دستورالعمل‌های ورودی خروجی)
	$IR(i) = B_i$	($i = 6, 7, 8, 9, 10, 11$)
	$p:$	$SC \leftarrow 0$
INP	$pB_{11}:$	$AC(0-7) \leftarrow INPR, FGI \leftarrow 0$
OUT	$pB_{10}:$	$OUTR \leftarrow AC(0-7), FGO \leftarrow 0$
SKI	$pB_9:$	If $(FGI = 1)$ then $(PC \leftarrow PC + 1)$
SKO	$pB_8:$	If $(FGO = 1)$ then $(PC \leftarrow PC + 1)$
ION	$pB_7:$	$IEN \leftarrow 1$
IOF	$pB_6:$	$IEN \leftarrow 0$