

سری سوال: یک

زمان آزمون (دقیقه): نستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: نستی: ۲۵ تشریحی: ۵

پیام نور
www.unipnua.com

عنوان درس: معماری کامپیوتر

رشته تحصیلی/کد درس: مهندسی کامپیوتر(نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر(چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر(سخت افزار)، مهندسی کامپیوتر-نرم افزار(چندبخشی مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، ۱۱۱۵۱۴۳

استفاده از ماشین حساب مهندسی مجاز است

۱- در پردازنده ای با ساختار خط لوله (pipeline)، دستورات در هشت مرحله اجرا می شوند. چنانچه دستوری از نوع پرش باشد، به دستورات بعد اجازه ورود به خط لوله داده نمی شود تا اینکه اجرای دستور پرش به پایان برسد. برنامه ای در حال اجراست که ۱۰۰ دستور دارد و بعد از هر ۱۹ دستور معمولی یک دستور پرش در آن ظاهر می شود. اگر تأخیر هر مرحله و ثبات های مربوط به آن جمعاً ۱۰ ns باشد، اجرا این برنامه چقدر طول می کشد؟ (بر حسب ns)

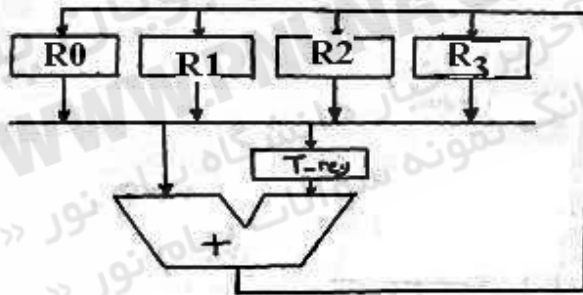
۱۰۷۰ .۴

۱۳۵۰ .۳

۱۴۲۰ .۲

۱۷۰۰ .۱

۲- برای انجام هر یک از عملیات $R_2 \leftarrow R_1 \leftarrow R_2$ و $R_2 \leftarrow R_2 + R_3$ در طرح مسیر داده کاملاً سنکرون به شکل زیر، به ترتیب به چند پالس ساعت نیاز است؟ (پریود پالس ساعت به اندازه کافی زیاد است)



۳۰۳ .۴

۳۰۲ .۳

۲۰۲ .۲

۲۰۱ .۱

۳- کدام ویژگی زیر از ویژگی های کامپیوترهای RISC است؟

۱. تعداد دستورات زیاد
۲. قالب دستورات با طول متغیر
۳. تعداد ثبات های پردازنده زیاد
۴. اجرای دستورات در بیش از یک سیگنال

سری سوال: ۱ یک

زمان آزمون (دقیقه): نستی: ۶۰ تشریحی: ۶۰

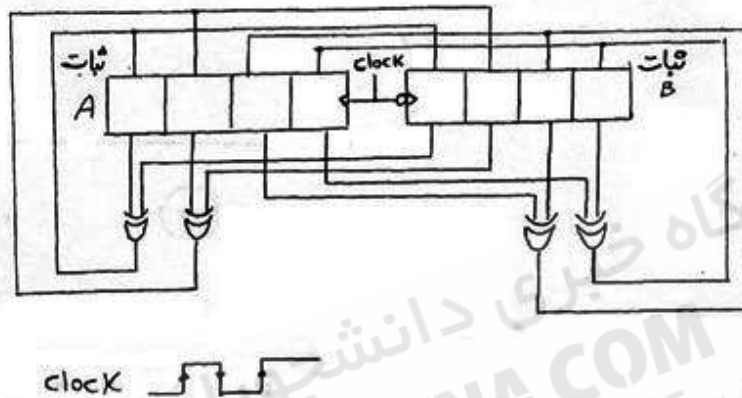
تعداد سوالات: نستی: ۲۵ تشریحی: ۵

پیام نور
www.unipnuna.com

عنوان درس: معماری کامپیوتر

رشته تحصیلی/کد درس: مهندسی کامپیوتر(نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر(چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر(سخت افزار)، مهندسی کامپیوتر-نرم افزار(چندبخشی) (۱۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰

۴- در شکل زیر ثبات A با لبه بالا رونده و ثبات B با لبه پایین رونده اعمال شده به ورودی خود را بار می کنند. بعد از اعمال سیگنال clock چه اتفاقی می افتد؟



۱. ثبات A با $A \oplus B$ و ثبات B با صفر بار می شوند.
۲. هر دو ثبات A و B با $A \oplus B$ بار می شوند.
۳. محتوای دو ثبات A و B جابجا می شود.
۴. محتوای دو ثبات تغییر نمی کند.

۵- یک کامپیوتر از حافظه ای با $256K$ کلمه 32 بیتی استفاده می کند. یک دستورالعمل دودویی در یک کلمه از حافظه ذخیره شده است. دستورالعمل چهار بخش دارد: بیت غیرمستقیم، یک کد عملیاتی، یک کد ثبات برای تعیین یکی از 64 ثبات و بخش آدرس. تعداد بیت های موجود در بخشهای کد عملیاتی، کد ثبات و آدرس به ترتیب از راست به چپ کدام است؟

۱. $18,6,8$
۲. $17,6,8$
۳. $18,6,7$
۴. $17,6,7$

۶- در یک کامپیوتر، دو دسته دستور تعریف شده که در دسته A دستورات دارای یک عملوند و در دسته B دستورات دارای دو عملوند هستند. یک بیت برای مشخص کردن دستورات A و B از یکدیگر به کار رفته است. اگر تمام دستورات 16 بیتی و تمام عملوندها حافظه های باشند و تعداد دستورات در دسته B هشت دستور باشد، تعداد دستورات در دسته A چقدر است؟

۱. 2^9
۲. 9
۳. $2^9 - 1$
۴. 8

سری سوال: ۱ یک

زمان آزمون (دقیقه): نستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: نستی: ۲۵ تشریحی: ۵



عنوان درس: معماری کامپیوتر

رشته تحصیلی/کد درس: مهندسی کامپیوتر (نرم افزار) ۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر-نرم افزار (چندبخشی) (۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۹۰۱۰)

۷- در کامپیوتر پایه، مقدار فعلی PC برابر 7FF H، محتویات حافظه در آدرس 7FF H برابر EA9F H است. محتویات حافظه در آدرس A9F H هم 0C35 H و محتویات حافظه در آدرس C35 H برابر FFFF H می باشد. اگر 110 کد مربوط به ISZ باشد، آنگاه:

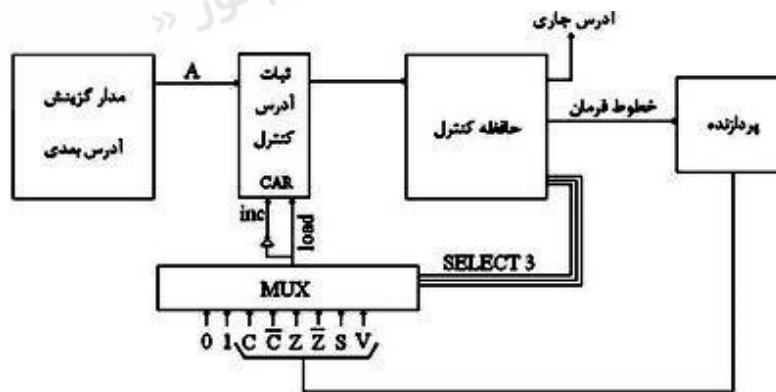
۱. پس از اجرای دستورالعمل، محتویات PC برابر 800 H خواهد بود.

۲. پس از اجرای دستورالعمل، محتویات حافظه در آدرس A9F H برابر 0C36 H خواهد بود.

۳. اجرای دستورالعمل، تنها محتویات PC را تغییر می دهد.

۴. اجرای دستورالعمل محتویات حافظه در آدرس C35 H را صفر می کند.

۸- شکل زیر بخشی از واحد کنترل ریزبرنامه پذیر می باشد. مشخص کنید اگر $A = 36$ ، $select = (010)$ ، $CAR = 20$ و پردازنده دستور R1-R2 را اجرا کرده باشد، کدام گزاره صحیح است؟ (R1 و R2 بدون علامت فرض شده اند) (تفریق به روش مکمل دو انجام می شود)



۲. if $(R_1 \leq R_2)$ then $CAR \leftarrow 21$ else $CAR \leftarrow 36$

۱. if $(R_1 > R_2)$ then $CAR \leftarrow 21$ else $CAR \leftarrow 36$

۴. if $(R_1 \geq R_2)$ then $CAR \leftarrow 36$ else $CAR \leftarrow 21$

۲. if $(R_1 < R_2)$ then $CAR \leftarrow 36$ else $CAR \leftarrow 21$

سری سوال: یک

زمان آزمون (دقیقه): نستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: نستی: ۲۵ تشریحی: ۵



عنوان درس: معماری کامپیوتر

رشته تحصیلی/کد درس: مهندسی کامپیوتر(نرم افزار) ۱۱۱۵۰۸۲ - مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر(چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر(سخت افزار)، مهندسی کامپیوتر-نرم افزار(چندبخشی) مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - علوم کامپیوتر ۱۱۹۰۱۰ - ۱۱۱۵۱۴۳

۹- کدام یک از عبارات زیر صحیح است؟

۱. در کامپیوترهای با واحد کنترل ریزبرنامه نویسی شده، معمولاً از گذرگاه مشترک برای اتصال اجزاء به هم استفاده می شود.
۲. تبدیل آدرس حافظه اصلی به آدرس حافظه کنترل را نگاشت (Mapping) می گویند.
۳. در واحد کنترل ریزبرنامه نویسی شده، به ازای هر دستورالعمل یک گروه از کلمه کنترل در حافظه کنترل قرار دارد.
۴. هر کلمه کنترلی، یک یا چند دستورالعمل را اجرا می کند.

۱۰- کدام مجموعه از عملیات ذیل می تواند یک پشته (stack) را پیاده سازی نماید؟ عملیات push و pop برای یک ثبات به نام A صورت می پذیرد؟

push A	pop A	
Sp←Sp-1 Mem[Sp]←A	A←Mem[Sp] Sp←Sp+1	1
Sp←Sp+1 Mem[Sp]←A	A←Mem[Sp] Sp←Sp-1	2
Mem[Sp]←A Sp←Sp-1	Sp←Sp+1 A←Mem[Sp]	3

۰۴ او ۰۲ و ۳

۰۳ و ۰۲

۰۲ و ۰۳

۰۱ و ۰۲

۱۱- اگر عبارت $X = (A+B) * (C+D)$ در ماشین های صفر آدرسه و تک آدرسه پیاده سازی شود، تعداد دستورالعمل های لازم جهت این عبارت به ترتیب از راست به چپ کدام است؟

۰۴ و ۰۸

۰۳ و ۰۹

۰۲ و ۰۷

۰۱ و ۰۷

۱۲- کدام گزینه در مورد روش های آدرس دهی غلط است؟

۱. تکنیک های روش های آدرس دهی، به کاربر در نوشتن برنامه، انعطاف پذیری لازم را می دهد.
۲. تکنیک های روش های آدرس دهی، تعداد بیت های میدان آدرس دستورالعمل را افزایش می دهد.
۳. تکنیک های روش های آدرس دهی قابلیت های اشاره گر، شمارنده های حلقه، اندیس دهی داده ها و ... را در اختیار برنامه نویس قرار می دهد.
۴. تکنیک های روش های آدرس دهی، پیچیدگی پیاده سازی سخت افزار را افزایش می دهد.

سری سوال: ۱ یک

زمان آزمون (دقیقه): نستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: نستی: ۲۵ تشریحی: ۵



عنوان درس: معماری کامپیوتر

رشته تحصیلی/کد درس: مهندسی کامپیوتر (نرم افزار) ۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر-نرم افزار (چندبخشی) (۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۹۰۱۰)

۱۳- سخت افزاری قادر به جمع اعداد ۸ بیتی با علامت و بدون علامت است و پرچم های (C) نقلی، (S) علامت و (V) سرریز را تولید می کند. اگر دو عدد بدون علامت زیر را با هم جمع کنیم، کدام گزینه محتویات صحیح پرچم ها را نشان می دهد؟

عدد اول = ۱۱۰۱۰۱۰۱

عدد دوم = ۱۰۰۱۱۱۱۱

VSC=111 .۴

VSC=101 .۳

VSC=011 .۲

VSC=001 .۱

۱۴- تفاوت کامپیوترهای RISC و CISC کدام است؟ (CPI یعنی تعداد متوسط پالس ساعت به ازاء اجرای هر دستورالعمل)

۱. در RISC تعداد دستورات کمتر، طول برنامه بزرگتر و CPI کمتر از CISC است.

۲. در RISC تعداد دستورات بیشتر، طول برنامه تقریباً هم اندازه و CPI کمتر از CISC است.

۳. در RISC تعداد دستورات بیشتر، طول برنامه کوچکتر و CPI بیشتر از CISC است.

۴. در RISC تعداد دستورات کمتر، طول برنامه کوچکتر و CPI کمتر از CISC است.

۱۵- یک دستور دو کلمه ای در حافظه و در آدرسی که با W مشخص شده است ذخیره شده است. میدان آدرس دستور (ذخیره شده در W+1) با Y معین شده است. عملوند بکار رفته در هنگام اجرای دستور در آدرس Z می باشد. اگر روش آدرس دهی دستور، نسبی باشد، آنگاه:

Z = Y + W + 2 .۴

Z = Y + W + 1 .۳

Z = Y + W .۲

Z = Y .۱

۱۶- بر حسب تقسیم بندی Flynn، سیستم های چند کامپیوتری (Multi Computer) جزو کدام دسته قرار می گیرند؟

SISD .۴

MIMD .۳

SIMD .۲

MISD .۱

سری سوال: ۱ یک

زمان آزمون (دقیقه): نستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: نستی: ۲۵ تشریحی: ۵

پیام نور
WWW.PNUNA.COM

عنوان درس: معماری کامپیوتر

رشته تحصیلی/کد درس: مهندسی کامپیوتر(نرم افزار) ۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر(چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر(سخت افزار)، مهندسی کامپیوتر-نرم افزار(چندبخشی) (۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۹۰۱۰)

۱۷- اگر در یک سیستم بتوان از یک خط لوله ۴ قطعه ای با تأخیرهای 10 ns ، 12 ns ، 8 ns و 29 ns و ثبات واسط با تأخیر 1 ns استفاده نمود، به ازاء چه مقدار عمل متوالی، زمان اجرا با خط لوله و بدون خط لوله برابر خواهد بود؟

۱. ۱
۲. ۹
۳. عمل با خط لوله همواره سریعتر از بدون خط لوله خواهد بود.
۴. ۳

۱۸- حداقل سخت افزار لازم برای ساخت یک ضرب کننده آرایه ای (Array Multiplier) که عدد ۵ بیتی $b_4b_3b_2b_1b_0$ را در عدد دو بیتی a_1a_0 ضرب می نماید، "....." عدد AND دو ورودی و یک جمع کننده بیتی " می باشد.(اعداد از راست به چپ)

۱. $6 \cdot 12$ ۲. $6 \cdot 10$ ۳. $5 \cdot 12$ ۴. $5 \cdot 10$

۱۹- کامپیوتر A از قالب زیر برای نمایش ممیز شناور جهت اعداد حقیقی استفاده می کند:

نما	ماتریس	علامت
0	7 6	31 30

و کامپیوتر B نیز از طرح نمایش زیر استفاده می کند:

نما	ماتریس	علامت
0	8 7	31 30

کدام یک از گزینه های زیر درست است؟

۱. در کامپیوتر B، هم محدوده و هم دقت هر دو افزایش یافته اند.
۲. در کامپیوتر B، محدوده و دقت هر دو ثابت باقی می ماند.
۳. در کامپیوتر B، محدوده افزایش یافته اما دقت آن کاهش پیدا می کند.
۴. در کامپیوتر B، محدوده کاهش می یابد اما دقت افزایش خواهد یافت.

۲۰- تبدیلهای داده با وسایل جانبی به کدام روش امکان پذیر نیست؟

۱. I/O برنامه نویسی شده
۲. I/O به روش نگاشت یافته در حافظه
۳. I/O بطریقه وقفه
۴. دستیابی مستقیم به حافظه (DMA)

سری سوال: ۱ یک

زمان آزمون (دقیقه): نستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: نستی: ۲۵ تشریحی: ۵



عنوان درس: معماری کامپیوتر

رشته تحصیلی/کد درس: مهندسی کامپیوتر (نرم افزار) ۱۱۵۰۸۲ - مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر-نرم افزار (چندبخشی) (۱۱۵۱۴۳ - مهندسی مدیریت اجرایی ۱۱۵۱۹۱ - علوم کامپیوتر ۱۱۹۰۱۰)

۲۱- کدام یک از عمل های زیر در کامپیوتر پایه هنگام وقوع وقفه انجام نمی شود؟

۱. ذخیره سازی مقدار PC
۲. بار کردن آدرس سرویس وقفه در PC
۳. غیر فعال کردن IEN
۴. ذخیره سازی ثبات های CPU

۲۲- برای داشتن یک حافظه ۲۰۴۸ کلمه ای (۱۶ بیتی)، از تعدادی مدار مجتمع RAM با ظرفیت 128 x 8 استفاده شده است. چه تعداد خط آدرس برای تمامی مدارهای مجتمع RAM مشترک خواهد بود؟

۱. ۷
۲. ۱۶
۳. ۱۴
۴. ۸

۲۳- یک پردازنده دارای n خط آدرس و l خط داده است. فقط یک تراشه حافظه با m خط آدرس و l خط داده را مستقیماً به پردازنده وصل کرده ایم (n>m). هر کلمه l بیتی از این تراشه با چند آدرس قابل دسترسی است؟

۱. 2^n
۲. 2^{n-m}
۳. $2^{n-m}-1$
۴. قابل محاسبه نیست.

۲۴- یک سیستم شامل یک CPU، یک حافظه اصلی و یک حافظه کش (cache) است. زمان دستیابی به حافظه اصلی 100ns و زمان دستیابی به کش 1 ns می باشد. اگر اطلاعات مورد درخواست در ۹۰٪ مواقع در cache باشد، متوسط زمان دستیابی بر حسب نانوثانیه چقدر است؟

۱. ۱۱
۲. ۹۱
۳. ۱۰
۴. ۱۱.۹

۲۵- در یک حافظه نهان شرکت پذیر مجموعه ای با دو بلوک در هر مجموعه (Two way set associative cache)، از بلوک های چهار کلمه ای استفاده می شود. این حافظه نهان می تواند در مجموع ۲۰۴۸ کلمه از حافظه اصلی را در خود جای دهد. اندازه حافظه اصلی k ۱۲۸ کلمه است. بر چسب (Tag) در این حافظه چند بیت دارد؟

۱. ۷
۲. ۸
۳. ۶
۴. ۹

سوالات تشریحی

۱- یک گذرگاه مشترک جهت اتصال ۴ رجیستر ۸ بیتی با استفاده از مالتی پلکسر رسم نمایید سپس یک فرمول مناسب جهت محاسبه تعداد و اندازه مالتی پلکسرهای لازم برای اتصال n رجیستر m بیتی بیان کنید.

۱.۴۰ نمره

سری سوال: ۱ یک

زمان آزمون (دقیقه): نستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: نستی: ۲۵ تشریحی: ۵



عنوان درس: معماری کامپیوتر

رشته تحصیلی/گد درس: مهندسی کامپیوتر(نرم افزار) ۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر(چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر(سخت افزار)، مهندسی کامپیوتر-نرم افزار(چندبخشی) (۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۹۰۱۰)

نمره ۱،۴۰

۲- ۵ روش آدرس دهی را با ذکر مثال عددی توضیح دهید.

نمره ۱،۴۰

۳- انتقال اطلاعات از وسیله جانبی به حافظه به روش DMA (دسترسی مستقیم به حافظه) را به صورت کامل شرح دهید.

نمره ۱،۴۰

۴- یکی از روش های اولویت بندی وقفه به روش سخت افزار را به دلخواه با رسم مدارات مربوطه به صورت کامل توضیح دهید.

نمره ۱،۴۰

۵- روش نگاشت مستقیم در حافظه نهان (cache) با ذکر مثال توضیح دهید.

پایگاه خبری دانشجویان پیام نور
WWW.PNUNA.COM
« آخرین اخبار دانشگاه پیام نور »
« بانک نمونه سوالات پیام نور »